

PONTIFICIA UNIVERSIDAD CATÓLICA DE CHILE
ESCUELA DE INGENIERÍA
DEPARTAMENTO DE INGENIERIA ELECTRICA

IEE2713 SISTEMAS DIGITALES

Créditos y horas:	10 créditos UC / 10 horas (3 h. Cátedra ; 1.5 h. sesiones de problema y 5.5 h. de trabajo independiente)
Profesor:	Marcelo Guarini (Semestre I) and Cristián Tejos (Semestre II)
Coordinador:	Por definir
Bibliografía:	<ul style="list-style-type: none">• S. Brown, Z. Vranesic, "Fundamentals of Digital Logic with Verilog Design", Mc Graw Hill, 2003.• M. Morris Mano, C. R. Kime, "Logic and Computer Design Fundamentals", Prentice Hall, Cuarta Edición, 2008.• D. M. Harrys, S. L. Harris, "Digital Design and Computer Architecture", Morgan Kaufmann, 2007.• R. H. Katz, "Contemporary Logic Design", The Benjamin Cummings Publishing Company, Inc., 1994.• T. L. Floyd, "Fundamentos de Sistemas Digitales", Prentice Hall Hispanoamericana, S. A., 1997.• V. P. Nelson, H. T. Nagle, B. D. Carroll, J. D. Irwin, "Análisis y Diseño de Circuitos Lógicos Digitales", Prentice Hall, 1996.• John P. Hayes, "Introducción al Diseño Lógico Digital", Addison-Wesley Iberoamericana, 1996.• Richard S. Sandige, "Modern Digital Design", McGraw-Hill, 1990.
Descripción:	El objetivo del curso es capacitar al alumno para analizar y diseñar circuitos y sistemas digitales de escala media a escala avanzada utilizando circuitos integrados digitales y dispositivos lógicos programables. Se enfatiza una metodología de lo simple a lo complejo: comenzando con compuertas lógicas simples para terminar con una pequeña CPU.
Prerequisitos:	MAT1203 Algebra Lineal
Co-requisitos:	No tiene
Tipo de curso:	Curso Mínimo
Objetivos de aprendizaje:	<ol style="list-style-type: none">1. Analizar y diseñar sistemas digitales combinacionales usando el álgebra de Boole y mapas de Karnaugh.2. Analizar y diseñar sistemas digitales secuenciales mediante mapas de Karnaugh y las máquinas de estados finitos.3. Simular, probar programas combinatorios y sistemas digitales secuenciales utilizando lenguajes de descripción hardware (Verilog).

**Criterios ABET
relacionados al curso:**

- a. Conocimiento de matemáticas, ciencias e Ingeniería.
- b. Diseñar y realizar experimentos: analizar e interpretar datos.
- c. Diseñar sistemas, componentes o procesos.
- e. Identificar, formular y resolver problemas de Ingeniería.
- j. Conocimiento de temas contemporáneos.
- k. Técnicas, habilidades y herramientas modernas para la práctica de la Ingeniería.

Contenidos:

- 1. Introducción
Sistemas numéricos. Compuertas Lógicas, Parámetros de las compuertas lógicas. Transistores MOS. Resumen
- 2. Diseño lógico combinacional
Introducción Algebra Booleana. Implementación de funciones Booleanas. Lógica combinacional multinivel. Mapas de Karnaugh. Bloques combinacionales. Temporización. Resumen.
- 3. Diseño lógico secuencial
Introducción. Latches y flip-flops. Diseño lógico síncrono. Máquinas de estado finitas. Temporización de máquinas secuenciales. Paralelismo. Resumen
- 4. Lenguajes de descripción de hardware
Introducción. Lógica combinacional. Modelación Estructural. Lógica secuencial. Más lógica combinacional. Máquinas de estado finitas. Módulos parametrizados. Testbenches. Resumen
- 5. Bloques de construcción Digitales
Introducción. Circuitos aritméticos. Sistemas numéricos. Bloques de construcción secuenciales. Arreglos lógicos. Resumen.
- 6. Arquitectura
Introducción. Lenguaje assembler. Lenguaje de máquina. Programación. Modos de direccionamiento.
- 7. Microarquitectura
Introducción. Análisis de desempeño. Procesador de un ciclo. Procesador de múltiples ciclos. Procesador pipeline. Resumen