

Sistemas Digitales (IEE-2713)

Información administrativa y de contenido

1 Horarios y salas

- Clases: martes y jueves de 10:00 a 11:20
- Ayudantías: miércoles de 17:00 a 18:20
- Contacto: ctejos@puc.cl
- Página web: SidIng.

2 Descripción del curso

El objetivo del curso es capacitar al alumno para analizar y diseñar circuitos y sistemas digitales de escala media a escala avanzada utilizando circuitos integrados digitales y dispositivos lógicos programables. Se enfatizará una metodología de lo simple a lo complejo: comenzando con compuertas lógicas simples para terminar con una pequeña CPU.

3 Contenido

3.1 Introducción

Sistemas numéricos. Compuertas Lógicas, Parámetros de las compuertas lógicas. Transistores MOS. Resumen

3.2 Diseño lógico combinacional

Introducción. Algebra Booleana. Implementación de funciones Booleanas. Lógica combinacional multi-nivel. Mapas de Karnaugh. Bloques combinacionales. Temporización. Resumen.

3.3 Diseño lógico secuencial

Introducción. Latches y flip-flops. Diseño lógico síncrono. Máquinas de estado finitas. Temporización de máquinas secuenciales. Paralelismo. Resumen

3.4 Lenguajes de descripción de hardware

Introducción. Lógica combinacional. Modelación Estructural. Lógica secuencial. Más lógica combinacional. Máquinas de estado finitas. Módulos parametrizados. Testbenches. Resumen.

3.5 Bloques de construcción Digitales

Introducción. Circuitos aritméticos. Sistemas numéricos. Bloques de construcción secuenciales. Arreglos lógicos. Resumen.

3.6 Arquitectura

Introducción. Lenguaje assembler. Lenguaje de máquina. Programación. Modos de direccionamiento.

3.7 Microarquitectura

Introducción. Análisis de desempeño. Procesador de un ciclo. Procesador de múltiples ciclos. Procesador pipeline. Resumen

4 Bibliografía

Existen muchos libros sobre el tema con un gran número de ejercicios resueltos y propuestos. Algunos ejemplos son:

- S. Brown, Z. Vranesic, "Fundamentals of Digital Logic with Verilog Design", Mc Graw Hill, 2003.
- M. Morris Mano, C. R. Kime, "Logic and Computer Design Fundamentals", Prentice Hall, Cuarta Edición, 2008.
- D. M. Harrys, S. L. Harris, "Digital Design and Computer Architecture", Morgan Kaufmann, 2007.
- R. H. Katz, "Contemporary Logic Design", The Benjamin Cummings Publishing Company, Inc., 1994.
- T. L. Floyd, "Fundamentos de Sistemas Digitales", Prentice Hall Hispanoamericana, S. A., 1997.
- V. P. Nelson, H. T. Nagle, B. D. Carroll, J. D. Irwin, "Análisis y Diseño de Circuitos Lógicos Digitales", Prentice Hall, 1996.
- John P. Hayes, "Introducción al Diseño Lógico Digital", Addison-Wesley

Iberoamericana, 1996.

- Richard S. Sandige, "Modern Digital Design", McGraw-Hill, 1990.

Hay un gran número de libros que enfatizan el lenguaje Verilog. Entre ellos se pueden destacar los siguientes:

- Z. Navabi, "Verilog Digital System Design", Mc Graw Hill, Segunda Edición, 2006.
- S. Palnitkar, "Verilog HDL", Prentice Hall, Segunda Edición, 2008.

5 Evaluación

- La evaluación del curso se realizará en base a 4 interrogaciones (I), asistencia (A) y a tareas y proyectos (T). La nota se calculará de la siguiente forma:
$$N = A * 0.1 + T * 0.1 + I * 0.8$$
- Ausencia por fuerza mayor a una sola interrogación (debe justificarse ante la DirDoc antes de 7 días de la prueba). Se reemplaza la nota con la de la I4
- Inasistencia a más de una interrogación implica la reprobación del curso
- Requisito de aprobación promedio Interrogaciones > 4
- Habrá tareas y proyectos prácticos
- No hay eximición
- Los alumnos tendrán derecho a pedir corrección de pruebas y tareas a través de un mecanismo que se explicará en clase. El mecanismo implica que una vez solicitada la corrección la nota necesariamente cambiará pudiendo bajar o subir la nota, pero en ningún caso podrá mantenerse igual.